

概要

CL12611IP340 は、24/32/40/48 ビットの LVCMOS 並列データを 3/4/5/6-チャンネルの sub-LVDS 直列データに変換します。また、クロック信号もトランスミッタ PLL 回路で位相調整され 1-チャンネルの sub-LVDS データに変換します。CL12611IP340 は、ピン入力 (R_F) により入力クロックの立上りまたは立下りエッジを選択できるようにクロック・エッジ・プログラマブルを採用しています。クロック周波数 340MHz 時、24/32/40/48 ビットの RGB データは、sub-LVDS データ 1-チャンネルあたり 680Mbps で伝送されます。CL12611IP340 トランスミッタはバス幅が広く高速な CMOS インターフェースで問題となっている EMI やケーブルサイズを解決するには理想的です。

特徴

- 入力クロック周波数 20MHz~85MHz 対応
- 出力クロック周波数 80MHz~340MHz 出力データ伝送レート 160Mbps~680Mbps
- 2.8~3.3V (Option : 1.2 / 1.8 / 2.5 V) 電源 (Option : 1.0 / 1.2 / 1.8V ロジック部/レベルシフタ)
- クロック・エッジ・プログラマブル
- バス幅の低減によりケーブルを小型化可能
- PLL 外付け部品内蔵
- 消費電流を低減するパワー・ダウンモード
- 低 EMI を実現する±150mV 差動信号振幅
- sub-LVDS DDR 方式

ブロック図

