

概要

CL12481IP135 は、35 ビットの(30 ビットの RGB データと LCD タイミング・制御信号[HSYNC, VSYNC, DE, Control 1,Control 2]の 5 ビット)の LVCMOS 並列データを 5-チャンネルの LVDS 直列データに変換します。また、クロック信号もトランスミッタ PLL 回路で位相調整され 1-チャンネルの LVDS データに変換します。CL12481IP135 は、ピン入力 (R_F) により立上りまたは立下りエッジを選択できるようなクロック・エッジ・プログラマブルを採用しています。クロック周波数 135MHz 時、30 ビットの RGB データと 5 ビットの LCD タイミングと制御信号(HSYNC, VSYNC, DE, Control 1,Control 2) は、LVDS データ 1-チャンネルあたり 945Mbps で伝送されます。CL12481IP135 トランスミッタはバス幅が広く高速な CMOS インタフェースで問題となっている EMI やケーブルサイズを解決するには理想的です。

特徴

- 入力クロック周波数 20MHz~135MHz (max: 170MHz) 対応
- 出力クロック周波数 20MHz~135MHz (max: 170MHz)
出力データ伝送レート 140Mbps~945Mbps (max: 1.19Gbps)
- 3.3V (Option : 2.8V) 電源 (Option : 1.0 / 1.2 / 1.8V ロジック部/レベルシフタ)
- クロック・エッジ・プログラマブル
- VGA, SVGA, XGA, SXGA, SXGA 以上の高解像度をサポート
- バス幅の低減によりケーブル、コネクタを小型化可能
- PLL 外付け部品内蔵
- 消費電流を低減するパワー・ダウンモード
- 低 EMI を実現する 345mV 差動信号振幅
- 200mV 差動信号振幅サポート

ブロック図

