



キュリアス株式会社

— 会社紹介 —

Rev.2.70

1

## 会社紹介の内容

---



1. 沿革
2. 拠点
3. ビジネスモデルと製品
4. 製品の特徴
5. 今後のビジネス計画

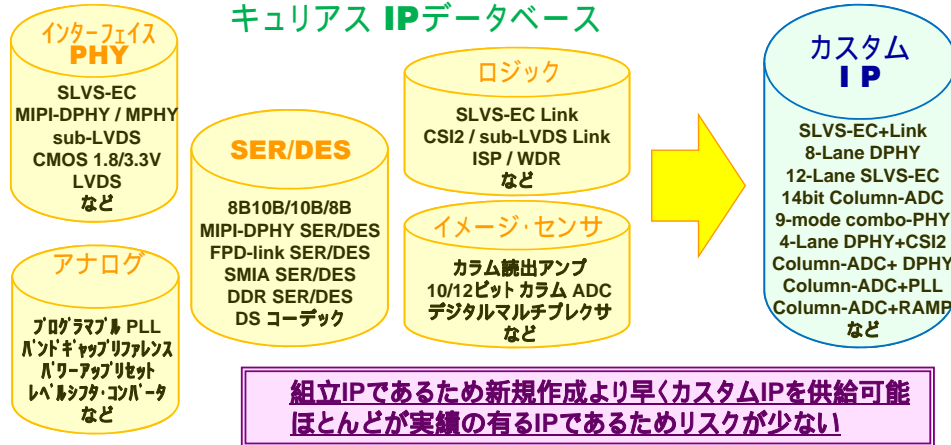
Rev.2.70

2

# 専門用語の説明

## ASICとは？

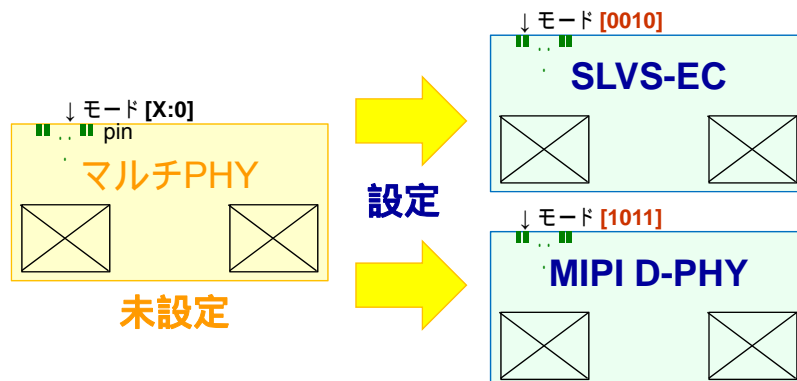
Application Specific IPの略で特定用途向けIP (カスタムIP)を示す。弊社の造語。



# 専門用語の説明

## マルチPHYとは？

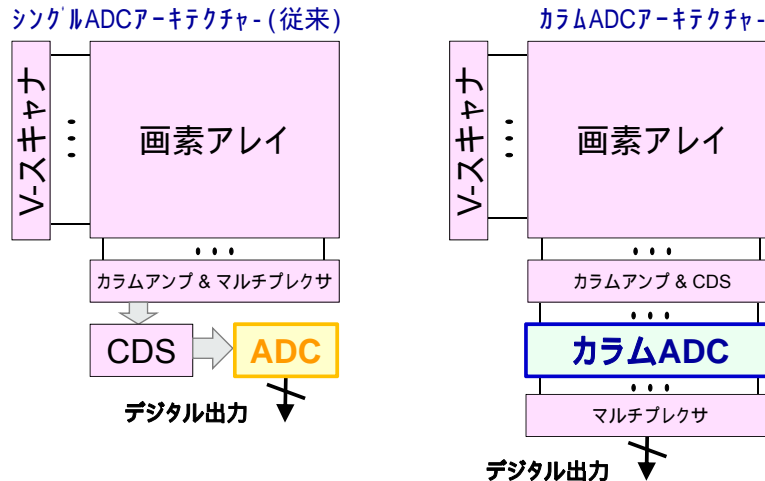
モード端子の設定によりPHYの種類が可変できる PHYセルを示す。これは弊社の造語。



# 専門用語の説明

## カラムADコンバータとは？

列毎に配置するアナログから デジタルへ信号を変換する回路。



# 専門用語の説明

## CISとは？

CMOS Image Sensor の略。

## W-SAとは？

逐次比較方式ADコンバータをダブルで使用したカラムADコンバータ。弊社の造語。

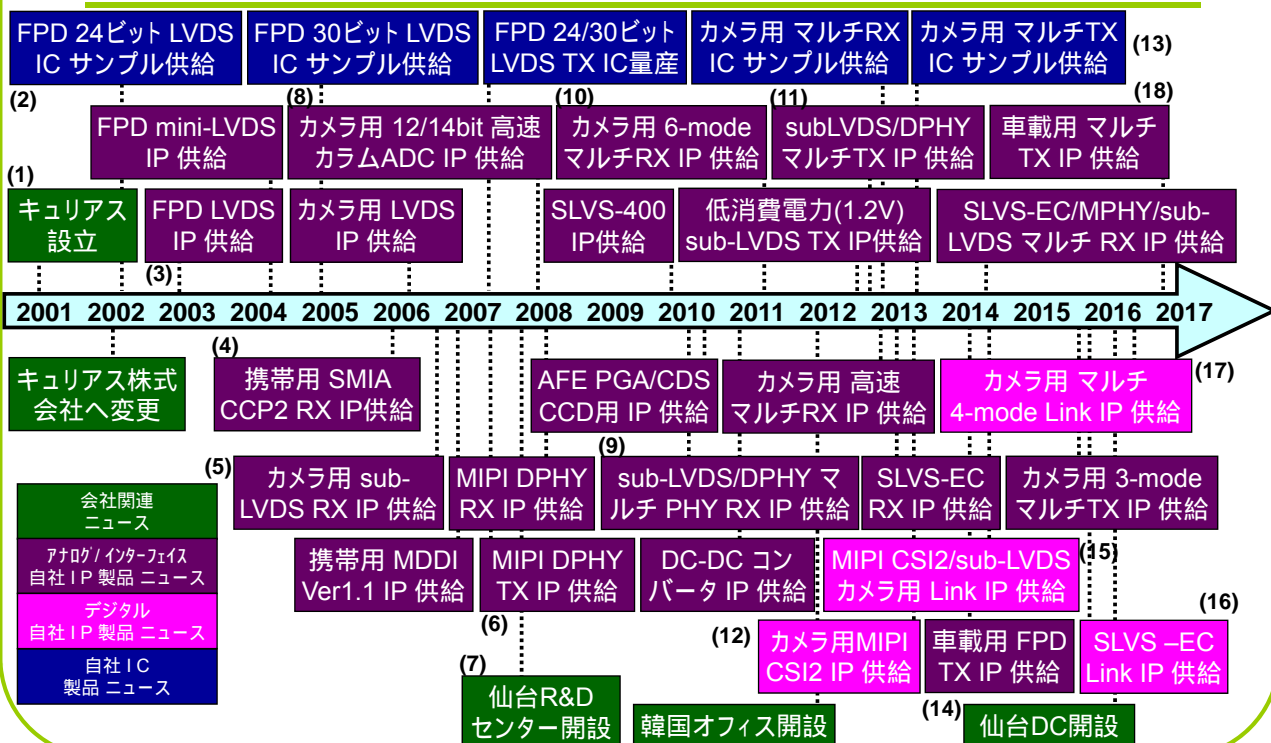
## Warp&Walkとは？

逐次比較とシングルスロープ方式ADコンバータを使用したカラムADコンバータ。弊社の造語。

# 会社紹介の内容

1. 沿革
2. 拠点
3. ビジネスモデルと製品
4. 製品の特徴
5. 今後のビジネス計画

# 沿革



# 会社紹介の内容

1. 沿革
2. 拠点
3. ビジネスモデルと製品
4. 製品の特徴
5. 今後のビジネス計画

# 拠点

## 岩手 一関本社

### 東北新幹線 & 飛行機

|                       |                |
|-----------------------|----------------|
| 東京～一関 東北新幹線(はやて・はやぶさ) | 約2時間10分 1日2本   |
| 東京～一関 東北新幹線(やまびこ)     | 約2時間40分 1時間に1本 |
| 伊丹空港～一関駅 仙台空港経由(乗継除)  | 約2時間40分        |
| 仙台～一関 東北新幹線(やまびこ)     | 約37分           |

### 東北自動車道

|                |      |
|----------------|------|
| 盛岡IC～一関IC 92km | 約1時間 |
| 仙台IC～一関IC 88km | 約1時間 |

## 宮城 仙台デザインセンター

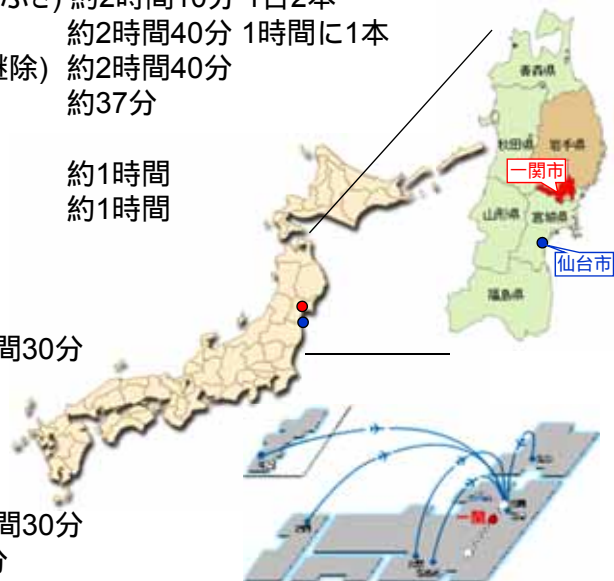
### 東北新幹線 & 地下鉄

|                |         |
|----------------|---------|
| 東京～仙台 新幹線(はやて) | 約1時間30分 |
| 仙台～北四番丁 地下鉄    | 約5分     |

## 宮城 仙台R&Dセンター

### 東北新幹線 & 地下鉄 & タクシー

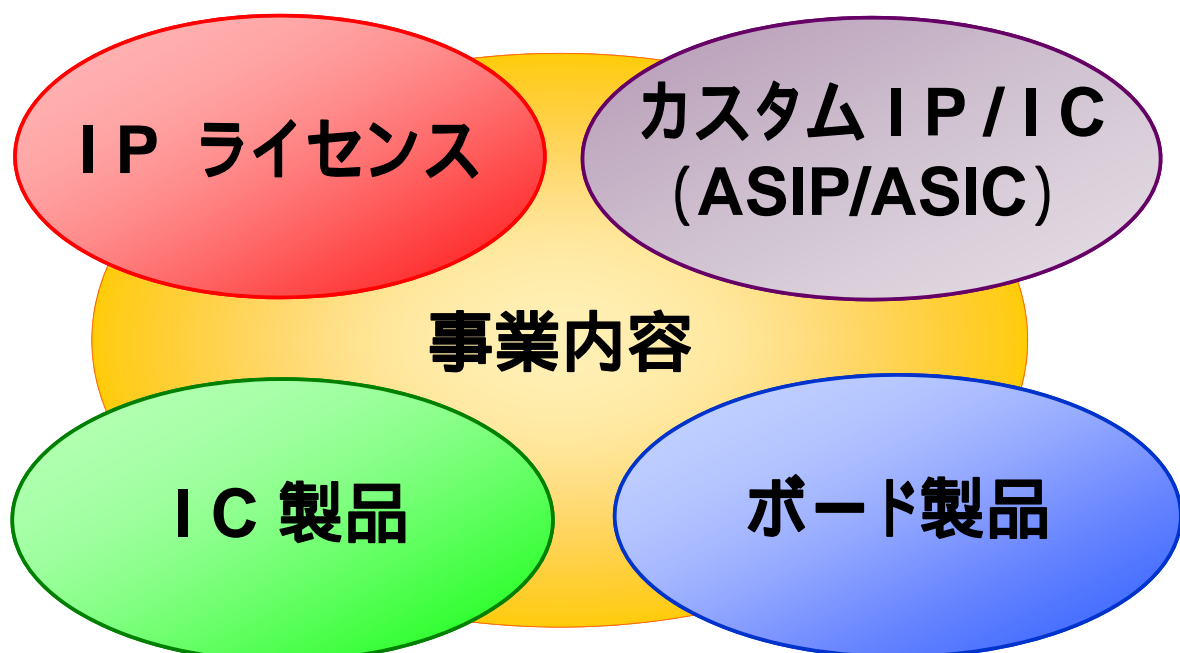
|                |         |
|----------------|---------|
| 東京～仙台 新幹線(はやて) | 約1時間30分 |
| 仙台～泉中央 地下鉄     | 約15分    |
| 泉中央～仙台R&D タクシー | 約15分    |



## 会社紹介の内容

1. 沿革
2. 拠点
3. ビジネスモデルと製品
4. 製品の特徴
5. 今後のビジネス計画

## ビジネス・モデル(事業別)



# IP ライセンス

## マルチインターフェイス IP

カメラ用PHY: MIPI(D-PHY,M-PHY,C-PHY), sub-LVDS(シリアル・パラレル), SLVS(EC,400,200), HiSPi  
 FPD用PHY: LVDS, mini-LVDS, MIPI(D-PHY,M-PHY) など  
 カメラ用LINK: MIPI(CSI2,CSI3), sub-LVDS(8/10/12/14/16bit, シリアル/パラレル),SLVS-EC, HiSPi など

## カメラ用インターフェイス IP

PHY: sub-LVDS(シリアル/パラレル), MIPI(D-PHY,M-PHY,C-PHY), SLVS(EC,400,200), HiSPi など  
 LINK: MIPI(CSI2,CSI3), sub-LVDS(8/10/12/14/16bit, シリアル/パラレル), SLVS-EC, HiSPi など

## ディスプレイ(液晶/プラズマ)用インターフェイス IP

PHY: MIPI(D-PHY,M-PHY), mini-LVDS, LVDS, RSDS など  
 LINK: MIPI(DSI), FPD-link, DDR Format など

## イメージセンサ&アナログ IP

イメージセンサ: カラムADC, センスアンプ, ランプ発生, OBクランプ, CDS, PGA  
 アナログ: DC-DCコンバータ, LDO, PLL/DLL, ADC, DAC, バイアス(BGRリファレンス) など

## デジタル IP

ISP, LINK層(コントローラ), SyncCode検出, ビデオ・コーデック, HDR/WDR, 魚眼カメラなど

**URL:** [http://ww.curious-jp.com/en/ip\\_if\\_camera.html](http://ww.curious-jp.com/en/ip_if_camera.html)  
[http://ww.curious-jp.com/en/ip\\_if\\_fpd.html](http://ww.curious-jp.com/en/ip_if_fpd.html)

# IP ライセンス

## カメラ マルチ(コンボ)インターフェイスIP

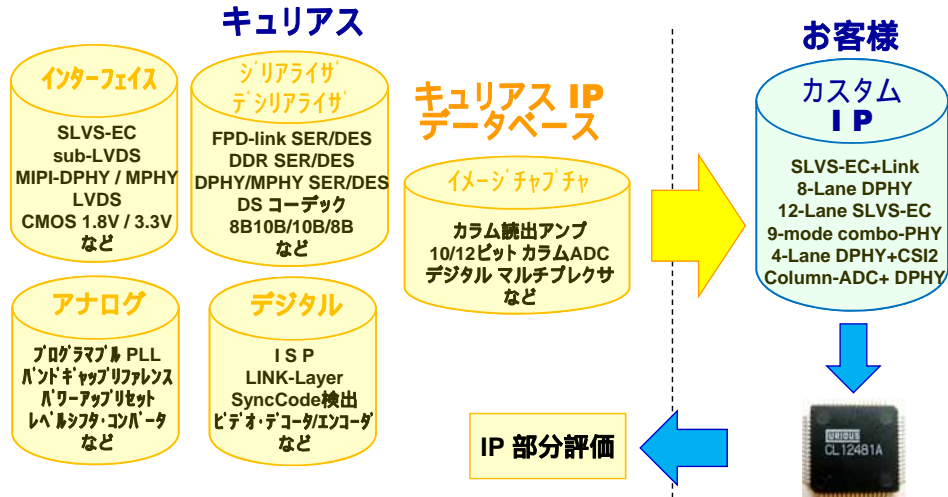
| Product Name   | Input Interface   | Output Interface | Maximum Frequency  | TX/RX Lane                                   | Process Name                 | Process Node                       | Status                  |
|----------------|---|------------------|--|--|------------------------------|------------------------------------|-------------------------|
| CL12842 Series | SLVS-EC<br>MIPI D-PHY<br>HiSPi<br>SLVS<br>sub-LVDS<br>CMOS1.8V          | CMOS             | 2.304Gbps<br>2.5/1.5/1.0Gbps<br>1Gbps/700Mbps<br>1Gbps/700Mbps<br>1Gbps/650Mbps<br>200/170/150MHz      | RX<br>4-Lane<br>8-Lane<br>12-Lane<br>16-Lane | TSMC<br>UMC<br>GF            | 14/16<br>22/28<br>40               | Available<br>or<br>2018 |
| CL12684 Series | MIPI D-PHY<br>HiSPi<br>SLVS<br>sub-LVDS<br>LVDS<br>miniLVDS<br>CMOS1.8V | CMOS             | 2.5/1.5/1.0Gbps<br>1Gbps/700Mbps<br>1Gbps/700Mbps<br>1Gbps/650Mbps<br>1Gbps<br>1Gbps<br>200/170/150MHz | RX<br>4-Lane<br>8-Lane<br>12-Lane<br>16-Lane | TSMC<br>UMC<br>SMIC<br>TPSCo | 28<br>40<br>55<br>65<br>110<br>180 | Available<br>or<br>2018 |

Other IPs:

URL: [http://ww.curious-jp.com/ip\\_if\\_camera.html](http://ww.curious-jp.com/ip_if_camera.html)

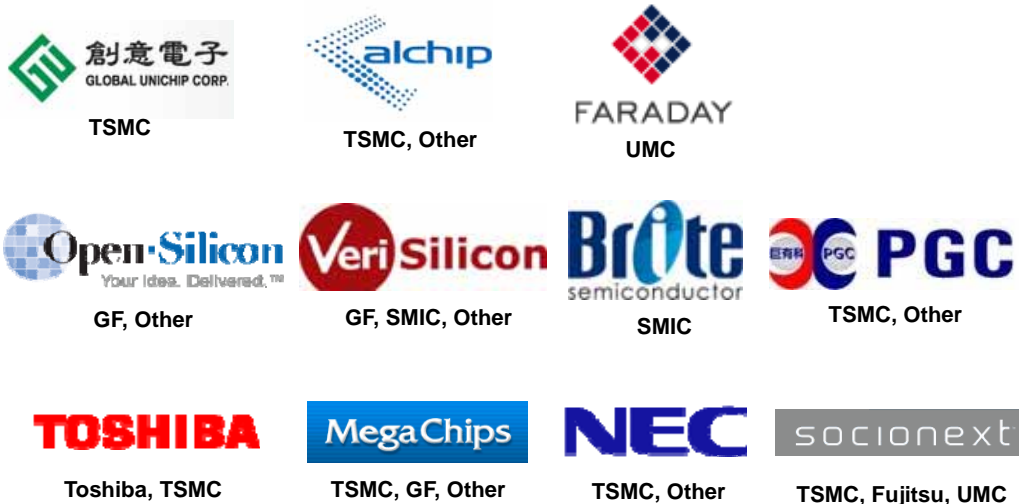
# ASIP (カスタムIP)

## ASIP : Application Specific IP (カスタム IP)



# ASIC & Other IP




## ASIC パートナー会社










# IC 製品

## インターフェイス IC (カメラ用)

| Product Name   | Input Interface   | Output Interface  | Maximum Frequency                                    | TX/RX Lane   | Package   | Status     |
|----------------|---|---|--|--------------|---|------------|
| CL12842 Series | SLVS-EC<br>D-PHY v.1-1<br>HiSPi<br>sub-LVDS<br>CMOS1.8V,etc | CMOS1.8V<br>LVDS  | 2.304Gbps<br>1.5Gbps<br>700Mbps<br>650Mbps<br>150MHz | RX<br>4-Lane | LFBGA<br>400-pin<br> | Sample Out |
| CL12684 Series | D-PHY/HiSPi<br>sub-LVDS<br>LVDS, miniLVDS<br>CMOS1.8V,etc   | CMOS1.8V<br>LVDS  | 1.0Gbps<br>650Mbps<br>1.0Gbps<br>150MHz              | RX<br>4-Lane | LQFP<br>144-pin<br>  | Sample Out |
| CL12683 Series | CMOS1.8V  | D-PHY/HiSPi<br>sub-LVDS<br>LVDS, miniLVDS<br>CMOS1.8V,etc | 1.0Gbps<br>650Mbps<br>1.0Gbps<br>150MHz              | TX<br>4-Lane | LQFP<br>144-pin<br>  | Sample Out |

# ボード製品

## カメラ用FPGA&単体チップ ボード

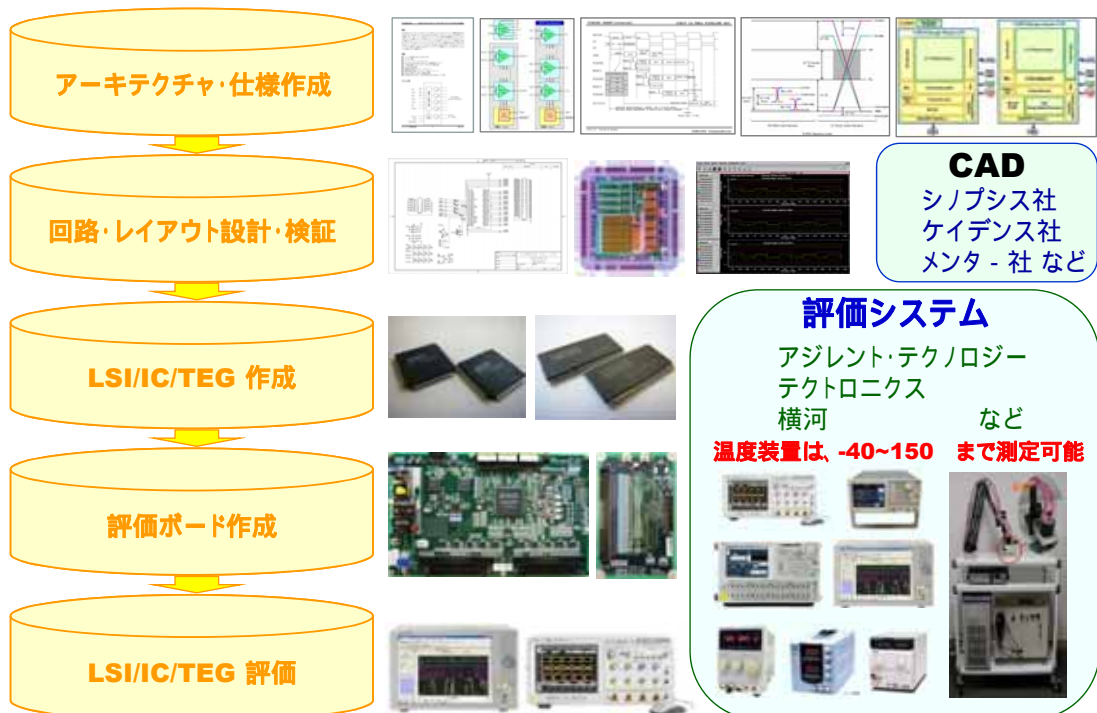
| Product Name            | Input Interface  | Output Interface  | Maximum Frequency                                  | TX/RX Lane                                | Picture   | Status    |
|-------------------------|--|---|--|---|---|-----------|
| EB12842<br>(Stratix-IV) | SLVS-EC<br>D-PHY/HiSPi<br>sub-LVDS<br>CMOS1.8V,etc                 | CMOS1.8V<br>LVDS  | 2.304Gbps<br>1.5Gbps<br>650Mbps<br>150MHz          | RX<br>4-Lane x3<br>+ FPGA<br>(Stratix-IV) |  | Available |
| EB-SMA-SAMTEC           | SMA<br>Connector   | SAMTEC<br>Connector<br>QTH-060-02-*-D-A                   | 3Gbps  | TX<br>12-Lane                             |  | Available |
| EB-SMA-WR               | JAE Connector<br>WR-80P-HF-HD-A1E                                  | SMA<br>Connector  | 2Gbps  | RX<br>8-Lane                              |  | Available |
| EB12684                 | D-PHY v.1-0<br>HiSPi<br>sub-LVDS<br>LVDS, miniLVDS<br>CMOS1.8V,etc | CMOS1.8V<br>LVDS  | 1.0Gbps<br>700Mbps<br>650Mbps<br>1.0Gbps<br>150MHz | RX<br>4-Lane                              |  | Available |
| EB12683                 | CMOS1.8V   | D-PHY/HiSPi<br>sub-LVDS<br>LVDS, miniLVDS<br>CMOS1.8V,etc | 1.0Gbps<br>650Mbps<br>1.0Gbps<br>150MHz            | TX<br>4-Lane                              |  | Available |

# ボード製品

## カメラ センサー・ボード

| Product Name | Input Interface | Output Interface                          | Maximum Frequency    | TX/RX Lane | Picture | Status    |
|--------------|-----------------|---|----------------------|------------|---------|-----------|
| CEIMX271HB   | Sony IMX271     | SLVS-EC<br>SLVS<br>8-Lane                 | 2.304Gbps<br>864Mbps | TX<br>CIS  |         | Available |
| CEIMX272HB   | Sony IMX272     | SLVS-EC<br>12-Lane<br>(6-Lane and 6-Lane) | 2.304Gbps            |            |         | Available |
| CEIMX269HB   | Sony IMX269     | subLVDS<br>12-Lane                        | 576Mbps              |            |         | Available |
| CEIMX277HB   | Sony IMX277     | SLVS-EC<br>8-Lane                         | 2.304Gbps            |            |         | Available |
| CEIMX377HB   | Sony IMX377     | MIPI v.1-1<br>4-Lane                      | 1.44Gbps             |            |         | Available |

# 評価サービス / コンサルティング



# ビジネス・モデル(製品分野)

## 製品の分類

**ディスプレイ・インターフェイス  
アプリケーション**

LVDS / mini-LVDS  
MIPI(D-PHY, M-PHY)  
FPD-link / MIPI(DSI)

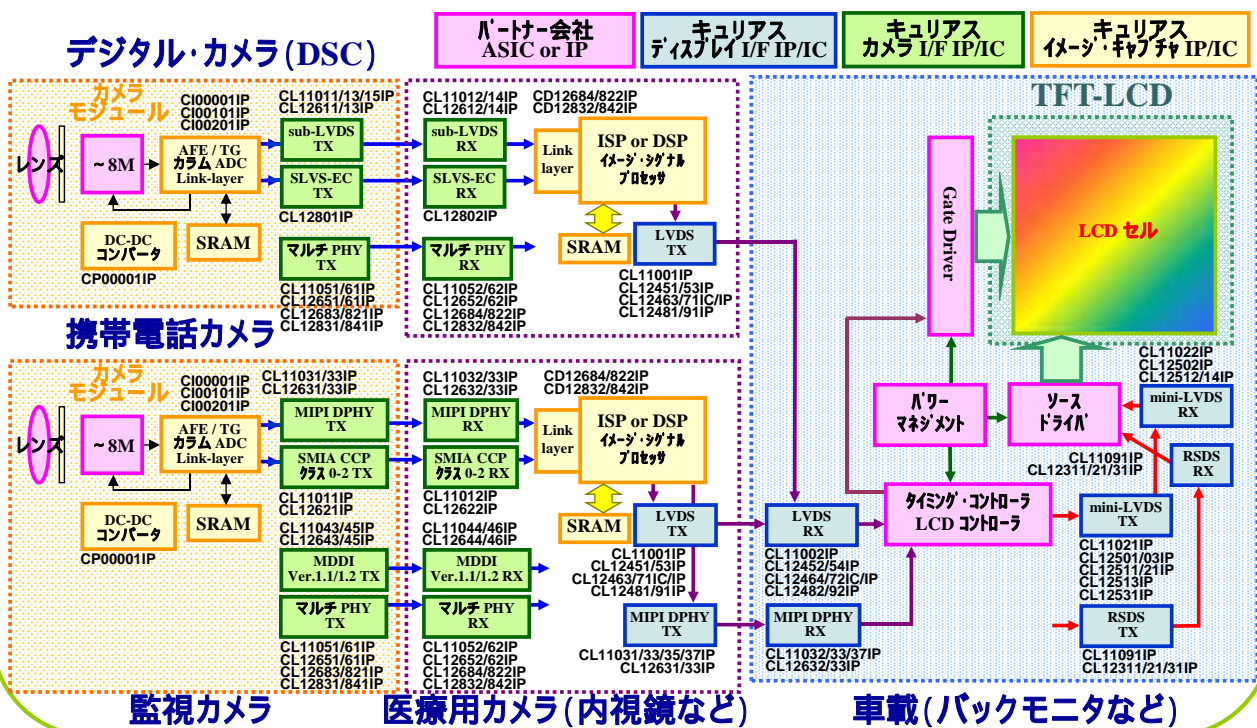
**カメラ・インターフェイス  
アプリケーション**

MIPI(D-PHY, M-PHY)  
SLVS-EC / sub-LVDS  
MIPI(CSI2, CSI3)

**イメージ・キャプチャ  
アプリケーション**

カラム A/D コンバータ  
AFE / V-Driver  
ISP, Video Decoder

# IC / IP 製品 (ターゲットアプリケーション)



# 会社紹介の内容

1. 沿革
2. 拠点
3. ビジネスモデルと製品
4. 製品の特徴
5. 今後のビジネス計画

# 製品の特徴

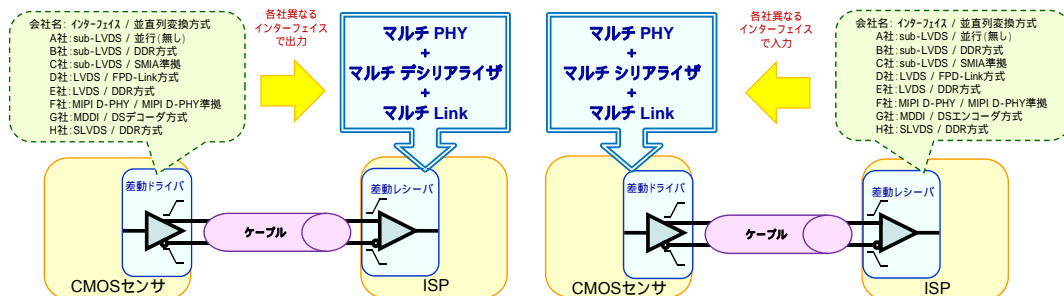
## 独自技術: マルチ(コンボ) **PHY,SER/DES,Link**

**マルチPHY** (世界初の提供方法)

**マルチSER/DES** (DDR方式, 8B10B, DSコデック等)

**マルチLink** (MIPI, SLVS-EC, sub-LVDS)

ほとんどのCISに対応 (最新SLVS-EC, M-PHY対応)

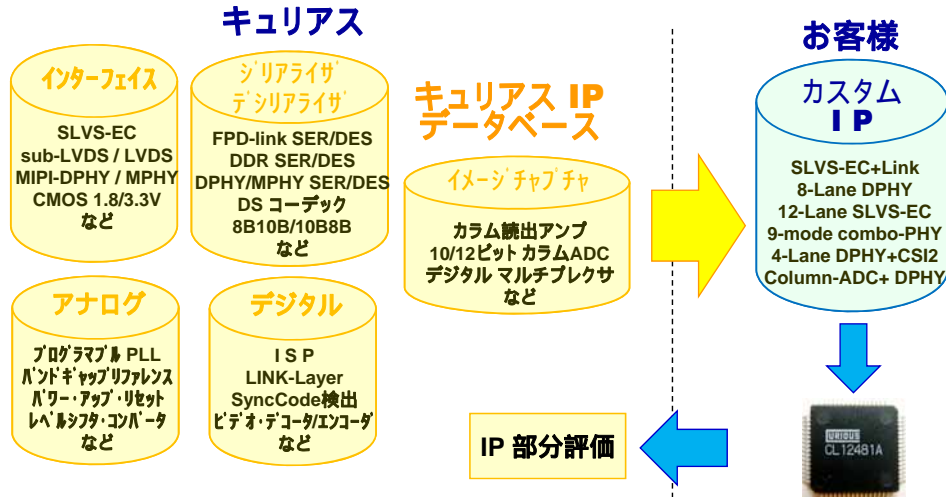


**各社異なるインターフェイスをマルチPHYで対応可能**

# 製品の特徴

## 独自方式: **ASIP** (カスタムIP)

組立IP方式により短納期でカスタムIP供給可能  
 多くが実績有りIPにより未動作のリスクが少ない



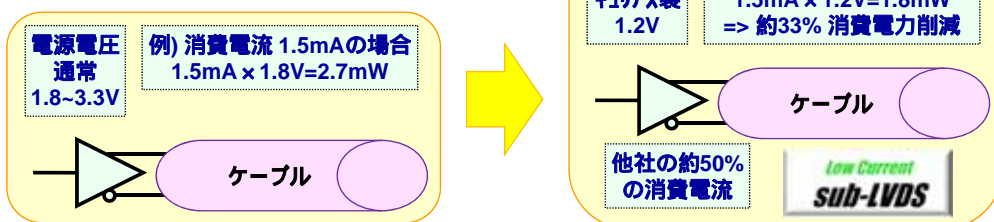
# 製品の特徴

## 独自技術: **sub-LVDS** トランスミッタ

**電源電圧 1.2V** (世界唯一の技術) 通常**1.8V**電源より低消費電力・低消費電流化が実現  
 より**MIPI D-PHY(1.2V電源)**とのマルチ化が実現

日本市場CISのほとんどをS社、P社が占めている。  
**キュリアスIP実績多数有**

トータルで約33%の消費電力の削減



# 製品の特徴

## 独自技術: カラムADコンバータ

**W-SA**アルゴリズム (独自技術)

**Warp&Walk**アルゴリズム (独自技術)

、 共に分解能 ↑ & 消費電流 ↓ , 高速化 = フレーム数 ↑

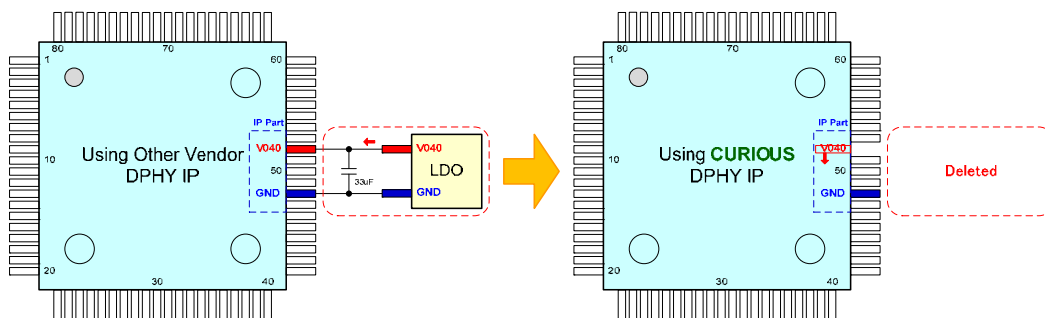


# 製品の特徴

## 独自技術: MIPI D-PHY (HiSPI, SLVSも同様)

**外部参照電圧0.4Vの内蔵化**

**より、外部部品の削減とボードの作成が容易化**



# 製品の特徴

## Verilog検証: CIS Verilogモデルのご提供

### 一連動作をVerilogで事前に検証可能

| CIS Verilog Model | Input Interface | Output Interface  | CIS Vendor    | bit      | Lane          | Status    |
|-------------------|-----------------|-------------------|---------------|----------|---------------|-----------|
| CV00001 Series    | CMOS            | sub-LVDS Serial   | P Company     | 10/12/16 | 2-CK,2~6-DA   | Available |
| CV00002 Series    | CMOS            | MIPI D-PHY        | MIPI          | 8        | 1-CK,1~4-DA   | Available |
| CV00003 Series    | CMOS            | sub-LVDS Parallel | S Company     | 10/12/14 | 1-CK,10~14-DA | Available |
| CV00004 Series    | CMOS            | SLVS-EC           | S Company     | 10/12/14 | 8-DA          | Available |
|                   |                 |                   |               |          | 8/12(16)-DA   | Available |
| CV00005 Series    | CMOS            | sub-LVDS Serial   | S Company     | 10/12/14 | 1-CK,4-DA     | Available |
|                   |                 |                   |               |          | 1-CK,4/12-DA  | Available |
| CV00006 Series    | CMOS            | HiSPi             | O (A) Company | 10/12/14 | 1-CK,4-DA     | Available |

# 製品の特徴

## WDR/HDR CIS Verilogモデルのご提供:

| CIS Verilog Model | Input Interface | Output Interface  | CIS Vendor    | bit      | Status      |
|-------------------|-----------------|-------------------|---------------|----------|-------------|
| CV00001DR Series  | CMOS            | sub-LVDS Serial   | P Company     | 10/12/16 | Available   |
| CV00002DR Series  | CMOS            | MIPI D-PHY        | MIPI          | 8        | Available   |
| CV00003DR Series  | CMOS            | sub-LVDS Parallel | S Company     | 10/12/14 | Not Support |
| CV00004DR Series  | CMOS            | SLVS-EC           | S Company     | 10/12/14 | Available   |
| CV00005DR2 Series | CMOS            | sub-LVDS Serial   | S Company     | 10/12/14 | Available   |
| CV00005DR3 Series | CMOS            | sub-LVDS Serial   | S Company     | 10/12/14 | Available   |
| CV00006 Series    | CMOS            | HiSPi             | O (A) Company | 10/12/14 | Available   |



# 製品の特徴

## 特許の調査・出願・取得

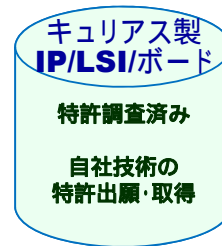
弊社のすべての製品の特許調査をしている。

(弊社での特許調査は必ずしも抵触しない事を保証するものではありません。)

独自技術は、特許出願・取得している。



1. 通常のIPベンダからの IPについては、IC/LSI化したメーカーが特許について保証しなければならない。
2. 規格団体で規格化されている製品などの特許やロイヤリティーは大丈夫か？



# 会社紹介の内容

1. 沿革
2. 拠点
3. ビジネスモデルと製品
4. 製品の特徴
5. 今後のビジネス計画



# キュリアスの今後のビジネス

## カメラ用途評価ボード開発の増加

(自社**RX IC + FPGA**)ボード  
**CIS** ボード

## IC/IP 製品のラインアップ増加

カメラ **SLVS-EC**を主体のマルチ**PHY IC/IP**  
カメラ **HDR/WDR, ISP, Link層** デジタル**IP**

## IP サポート資料の充実化

**CIS Verilog**モデルのラインアップ拡大

キュリアス株式会社

有難う御座いました